

ІНСТИТУТ КІБЕРНЕТИКИ ІМЕНІ В.М. ГЛУШКОВА НАН УКРАЇНИ

«ЗАТВЕРДЖУЮ»



РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ МІКРОПРОЦЕСОРНІ ТА РЕКОНФІГУРОВНІ КОМП'ЮТЕРНІ СИСТЕМИ (ОНД.08)

для здобувачів освітньо-наукового рівня «доктор філософії»

галузь знань	12 «Інформаційні технології»
спеціальність	123 «Комп'ютерна інженерія»
освітній рівень	третій (освітньо-науковий)
освітньо-наукова програма	«Комп'ютерна інженерія»
вид дисципліни	обов'язкова

Форма навчання	денна/заочна
Навчальний рік	2020/2021
Рік навчання	1
Кількість кредитів ECTS	4
Мова викладання, навчання та оцінювання	українська
Форма заключного контролю	екзамен

Викладач: д.т.н., професор Опанасенко Володимир Миколайович

Пролонговано Вченою радою Інституту кібернетики імені В.М. Глушкова НАН України

Навчальні роки пролонгації	Голова вченої ради	Підпис	№ протоколу	Дата протоколу
20___/20___ р.	_____	_____	_____	_____
20___/20___ р.	_____	_____	_____	_____
20___/20___ р.	_____	_____	_____	_____
20___/20___ р.	_____	_____	_____	_____

КИЇВ – 2020

РОЗРОБНИК:

Провідний науковий співробітник відділу мікропроцесорної техніки
д.т.н., професор

 Опанасенко Володимир Миколайович

**Робочу програму розглянуто та схвалено на засіданні відділу
перетворювачів форми інформації**

Протокол від “ 07 ” 07 2020 року № 7

Завідувач відділу
д.т.н., професор  В.О. Романов

Робочу програму ухвалено науково-методичною радою

Протокол від “ 15 ” 07 2020 року № 3

Голова науково-методичної ради
академік НАН України  І.В. Сергієнко
(підпис)

**Робочу програму затверджено Вченою радою Інституту кібернетики
імені В.М. Глушкова НАН України**

Протокол від “ 28 ” 07 2020 року № 13

Учений секретар  А.І. Куляс
(підпис)

**Робочу програму погоджено з гарантом освітньої програми 123 «Комп'ютерна
інженерія»**

“ 12 ” 07 2020 року

Гарант освітньої програми
член-кор. НАН України, д.т.н., професор  В.П. Бойун
(підпис)

1. «
2. Reconfigurable Computing;
3. Reconfigurable Computing.
4. ():
5. :

(1. ; 2. ; 3. ; 4.)	(/)	()	
1.1 -	,	,	20%
1.2 : c ' ;			

1.3	-			
1.4	host-			20%
2.1	Reconfigurable Computing			20%
2.2				20%
2.3	-			5%
3.1				5%
4.1				5%
4.2				5%

6.

	1.1	1.2	1.3	1.4	2.1	2.2	2.3	3.1	4.1	4.2
()										
-1.	+	+	+	+	+			+	+	+
PH-6.	+	+	+	+	+	+	+	+	+	+
PH-7.	+	+	+	+			+	+		+
PH-8.	+	+	+	+	+	+	+	+	+	+

7.3.

/ Excellent	90-100
/ Good	75-89
/ Satisfactory	60-74
/ Fail	0-59

8.

1	<p>1.</p> <p>Intel.</p> <p>NVidio.</p> <p>()</p>	2	2	11
2	<p>2.</p> <p>500</p>	2	2	11
3	<p>3.</p> <p>()</p> <p>host-</p>	2	2	11
4	<p>4.</p> <p>“ ”</p>	4	2	10
5	<p>5.</p> <p>«Reconfigurable Computing».</p>	2	2	10

6	6. . (-). :	2	2	10
7	7. .“ ”. “ ”: :	2	2	10
8	8. . . XOR. : :	2	2	10
:		18	16	83

120 , :
- 18 ,
- 16 ,
- 3 ,
- 83 .

9.

9.1.

1. 2006.
2. , 2011.
3. IBM PC. , 2006.
4. 6- , 2016.
5. : , 1992.
6. : , 1991.
7. : , 1989.

9.2.

1. VHDL. : , 2003.
2. VHDL. : - , 2003.
3. Xilinx. . . . - , 2006.
4. VHDL'93. IEEE Standard VHDL Language Reference Manual. IEEE Std 1076 - 1993.
5. Palagin A.V., Opanasenko V.N. Design and application of the PLD-based reconfigurable devices. In "Design of Digital Systems and Devices". Springer, Verlag, Berlin, Heidelberg. 2011, Vol. 79. P. 59–91.